

DW

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-283008

(43)公開日 平成9年(1997)10月31日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	1/30		H 0 1 J	1/30
	9/02			9/02
	31/12			31/12
				B
				B
				C

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21)出願番号 特願平8-92819

(22)出願日 平成8年(1996)4月15日

(71)出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72)発明者 木村 秀吉

大阪府門真市大字門真1048番地松下電工株式会社内

(72)発明者 杉本 勝

大阪府門真市大字門真1048番地松下電工株式会社内

(72)発明者 西岡 浩二

大阪府門真市大字門真1048番地松下電工株式会社内

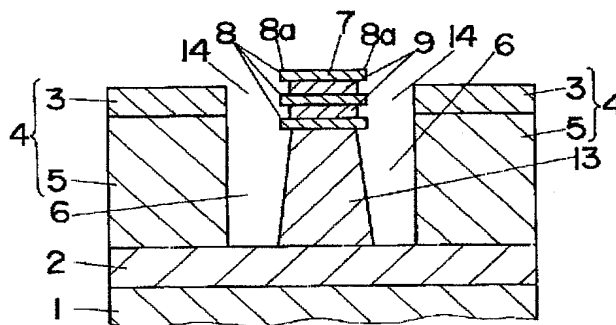
(74)代理人 弁理士 石田 長七 (外2名)

(54)【発明の名称】 電界電子放出素子及びその製造方法

(57)【要約】

【課題】 エミッタ形状を高精度且つ再現性良く形成することができる電界電子放出素子を提供する。

【解決手段】 エミッタ7はシリコンからなる支持層13を介してベース電極2上に積層されており、タングステンからなる3層のエミッタ材料層8と、シリコンからなる2層の導電性材料層9が交互に積層されて形成されている。エミッタ材料層8の膜厚は数100nm程度であり、エミッタ材料層8の端部8aは導電性材料層9よりも数100nmだけ平面方向に突出した構造となっており、エミッタ材料層8は隙間14を介してゲート電極3と対向している。ここで、エミッタ材料層8の膜厚は薄く形成されているので、エミッタ材料層8の断面形状は鋭くなっており、エミッタ材料層8の端部8aに電界が集中して、電界放出が発生しやすくなっている。



- 3 ゲート電極
- 7 エミッタ
- 8 エミッタ材料層
- 8 a 端部
- 9 導電性材料層
- 13 支持層
- 14 隙間

【特許請求の範囲】

【請求項1】 ベース電極と、前記ベース電極上に積層されたエミッタと、前記ベース電極上に前記エミッタとの間に所定の凹所を設けて積層された絶縁層と、前記絶縁層上に積層され前記エミッタと所定の隙間を介して対向するゲート電極とを備え、前記エミッタが交互に複数層積層されたエミッタ材料層及び導電性材料層からなり、前記エミッタ材料層が平面方向に於いて前記導電性材料層よりも突出して成ることを特徴とする電界電子放出素子。

【請求項2】 前記エミッタ材料層の膜厚を数10nm以上約100nm以下とし、前記エミッタ材料層の前記導電性材料層からの突出量を数10nm以上数100nm以下とすることを特徴とする請求項1記載の電界電子放出素子。

【請求項3】 前記エミッタが、平面方向に於いて突出する尖鋭な先端部を備えて成ることを特徴とする請求項1記載の電界電子放出素子。

【請求項4】 請求項1記載の電界電子放出素子を製造するにあたり、前記ベース電極上に前記支持層を積層し、前記支持層上に前記エミッタ材料層と、前記エミッタ材料層と同じエッチングガスでエッチング可能であり前記エミッタ材料層よりも平面方向のエッチング速度の速い前記導電性材料層とを交互に複数層積層し、前記エミッタ材料層及び前記導電性材料層からなる前記エミッタ上にマスクパターンを形成して反応性イオンエッチングを行い、前記エミッタを所望の形状にエッチングすること

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、平板形表示装置などの電子源として用いられる電界電子放出素子及びその製造方法に関するものである。

【0002】

【従来の技術】 近年、平板形表示装置などの電子源として電界電子放出素子が採用されている。平板形表示装置では、比較的面積の広い発光面に対して電子線を均一に照射させることが要求されている。したがって、この種の用途に用いられる電界電子放出素子では、電界放出形の陰極を多数アレイ状に配列し、冷陰極アレイを形成することが提案されている〔Technical Digest of IVMC9 1, Nagahama 1991, p.50、(社)日本電子工業振興協会、真空マイクロエレクトロニクス調査報告書1、1992年3月、p.37参照〕。

【0003】 この電界電子放出素子は、図4(b)に示すように、基板1上に積層されたベース電極2と、ベース電極2上に支持層13を介して積層されたエミッタ7と、ベース電極2上にエミッタ7との間にベース電極2に達する所定の凹所6を設けて積層された絶縁層5と、絶縁層5上に積層され所定の隙間14を介してエミッタ

7と対向するゲート電極3とを備えており、ゲート層4はゲート電極3と絶縁層5とから構成されている。また、図4(a)に示すように、エミッタ7は平面内に鋭く突出する4個の先端部7aを備えており、その平面形状は略星形に形成されている。ここで、先端部7aは、例えば数10nm以下の曲率半径に形成されており、約1μm以下の隙間14を介してゲート電極3の凹部3aと対向している。さらに、図4(c)に示すように、一つの冷陰極アレイではエミッタ7がゲート層4の全面に分布してアレイ状に多数配置されている。各エミッタ7は支持層13を介してベース電極2に電氣的に接続されており、ベース電極2及びゲート電極3を共通として並列的に接続されている。

【0004】 ここで、ベース電極2及びゲート電極3は例えばクロムから、エミッタ7はタングステンやモリブデンのような仕事関数の小さい高融点の金属から形成されている。また、エミッタ7を支持する支持層13は高抵抗のシリコンから形成されており、抵抗層としても機能している。この時、ベース電極2とゲート電極3との間に、ゲート電極3側を正極として例えば50～200V程度の電圧を印加して、ゲート電極3とエミッタ7との間に略100MV/mの強電界を発生させ、電界放出によってエミッタ7の表面から電子を放出させているのである。1個のエミッタ7から放出される電子流は10～100nA程度であるが、エミッタ7を所定の分布密度でアレイ状に配置することにより、1mm² 当たり20～100μA程度の電子流を発生させることができる。

【0005】 この電界電子放出素子の製造方法を図5を用いて説明する。まず、図5(a)に示すように、酸化アルミニウム(Al₂O₃)層10が表面にコーティングされた絶縁性の基板1上に、クロムからなるベース電極2を電子ビーム蒸着法を用いて蒸着する。さらに、図5(b)に示すように、高抵抗のシリコンからなる支持層13と、タングステンからなるエミッタ7と、アルミニウムからなる剥離層11とをベース電極2上に順にスパッタリング法を用いて形成する。

【0006】 次に、図5(c)に示すように、剥離層11の表面にスピンコーティングによってフォトレジスト12を塗布し、フォトマスク(図示せず)をフォトレジスト12に密着させて露光することにより所望のエッチングパターンを作製する。そして、図5(d)に示すように、フォトレジスト12をエッチングマスクとして反応性イオンエッチング(Reactive Ion Etching, RIE)を行い、剥離層11を異方性エッチングする。

【0007】 さらに、図5(e)に示すように、エッチングされた剥離層11をマスクとして反応性イオンエッチングを行い、エミッタ7及び支持層13をエッチングする。ここで、エミッタ7及び支持層13のエッチング条件を調整して、反応性イオンエッチングに等方性エッ

チングの傾向を持たせることにより、エミッタ7にアンダーカットを発生させて、剥離層11をエミッタ7に比べてオーバーハングさせている。すなわち、エミッタ7の幅を剥離層11よりも狭くして、断面を略T字状に形成している。この時、剥離層11のエミッタ7からの突出量が、エミッタ7とゲート電極3との間の隙間14となる。

【0008】次に、図5(f)に示すように、ベース電極2上の剥離層11以外の部位と剥離層11の表面に酸化シリコン(SiO_2)からなる絶縁層5と、クロムからなるゲート電極3とを電子ビーム蒸着法を用いて順に蒸着し、さらに、図5(g)に示すように、剥離層11をリン酸系のエッチャント液で溶解除去(リフトオフ)して、電界電子放出素子を形成している。

【0009】

【発明が解決しようとする課題】上記構成の電界電子放出素子では、エミッタ7の先端部7aに電界を集中させて、エミッタ7から電子を放出させている。ここで、先端部7aの平面形状を鋭く、即ち、先端部7aの曲率半径を小さくすれば先端部7aの電界集中が大きくなるので、エミッタ7から電子を放出しやすくするためには、先端部7aの曲率半径を小さくすれば良い。ところで、上述の電界電子放出素子では、エミッタ7の平面形状を略星形として、平面内に鋭く突出する4個の先端部7aを設けているが、先端部7aの形状を鋭くするためには、フォトレジスト12の露光工程やエミッタ7のエッチング工程で非常に高い精度や再現性が必要となり、先端部7aの形状を高精度且つ再現性良く形成するのが困難であるという問題点があった。

【0010】また、先端部7aの形状を平面内で非常に鋭く形成したとしても、エミッタ7の断面内では先端部7aの形状は鋭くならないので、平面内では電界集中の効果があつたとしても、断面内では電界集中の効果はそれ程でもないという問題点もあった。そこで、エミッタ7の膜厚を薄くして、その断面形状を鋭くし、断面内に於いても電界集中の効果を高めたものがあつた。例えば、エミッタ7の膜厚を100nmにすれば、エミッタ7の断面の曲率半径は最大でも50nm程度になる。したがって、エミッタ7の膜厚を薄くするとともに、平面内に鋭く突出する先端部7aを形成すれば、電界集中の効果をさらに高めることができる。しかしながら、エミッタ7の膜厚を薄くするとエミッタ7の機械的強度が低下し、製造工程中の超音波洗浄等の衝撃でエミッタ7が破損する場合があります、エミッタ7の膜厚を薄くすることが困難であるという問題点もあった。

【0011】本発明は上記問題点を鑑みて為されたものであり、請求項1の発明は、再現性良く形成でき、電界集中の効果を高めるとともに機械的強度を高めた電界電子放出素子を提供することを目的とするものである。請求項2の発明は、機械的強度を確保するとともに、電界

集中の効果を高めた電界電子放出素子を提供することを目的とするものである。

【0012】請求項3の発明は、平面方向においても電界を集中させることができる電界電子放出素子を提供することを目的とするものである。請求項4の発明は、簡単な製造プロセスで製造可能な電界電子放出素子の製造方法を提供することを目的とするものである。

【0013】

【課題を解決するための手段】請求項1の発明では、上記目的を達成するために、ベース電極と、ベース電極上に積層されたエミッタと、ベース電極上にエミッタとの間に所定の凹所を設けて積層された絶縁層と、絶縁層上に積層されエミッタと所定の隙間を介して対向するゲート電極とを備え、エミッタが交互に複数層積層されたエミッタ材料層及び導電性材料層からなり、エミッタ材料層が平面方向に於いて導電性材料層よりも突出しているので、エミッタ材料層の膜厚を高精度で再現性良く制御でき、断面内に於いてエミッタ材料層の端部に電界を集中させることができる。また、エミッタ材料層を複数層積層しているので、電子を放出するエミッタ部の数を増やすことができるとともに、エミッタの機械的強度を増すことができる。

【0014】請求項2の発明では、請求項1の発明において、エミッタ材料層の膜厚を数10nm以上約100nm以下とし、エミッタ材料層の導電性材料層からの突出量を数10nm以上数100nm以下としているので、エミッタの機械的強度を確保しつつ、断面内に於いてエミッタ材料層の端部に電界を集中させることができる。

【0015】請求項3の発明では、請求項1の発明において、エミッタが、平面方向に於いて突出する尖鋭な先端部を備えているので、平面方向においてもエミッタ材料層の先端部に電界を集中させることができる。請求項4の発明では、請求項1記載の電界電子放出素子を製造するにあたり、基板上にベース電極と支持層を積層し、支持層上にエミッタ材料層と、エミッタ材料層と同じエッチングガスでエッチング可能でありエミッタ材料層よりも平面方向のエッチング速度の速い導電性材料層とを交互に複数層積層し、エミッタ材料層及び導電性材料層からなるエミッタ上にマスクパターンを形成して反応性イオンエッチングを行い、エミッタを所望の形状にエッチングしているので、簡単なプロセスで電界電子放出素子を形成することができる。

【0016】

【発明の実施の形態】本発明の実施の形態を図面を参照して説明する。

(実施形態1)本実施形態の電界電子放出素子は、図1に示すように、基板1と、基板1上に積層されたベース電極2と、シリコンからなる支持層13を介してベース電極2上に積層されたエミッタ7と、支持層13及びエ

ミッタ7との間に所定の凹所6を設けて積層された酸化シリコンからなる絶縁層5と、絶縁層5上に積層されたクロムからなるゲート電極3と、絶縁層5及びゲート電極3からなるゲート層4とを備えており、エミッタ7は電子放出空間となる所定の隙間14を介してゲート電極3と対向している。ここで、エミッタ7は、例えばタングステンからなる厚さが数100nm程度のエミッタ材料層8が3層、シリコンからなる厚さが約200nmの導電性材料層9が2層交互に積層されている。この時、エミッタ7の断面は、エミッタ材料層8の端部8aが導電性材料層9よりも平面方向に突出した形状となっており、ベース電極2とゲート電極3との間に所定の電圧を印加すると、エミッタ材料層8の端部8aに電界が集中して、電子が放出しやすくなり、エミッタ7の電子放出特性を向上させることができる。尚、エミッタ7以外の断面形状は、上述した図4の電界電子放出素子と同様であるので、その説明は省略する。また、エミッタ材料層8の材質はタングステンに限定する趣旨のものではなく、仕事関数が小さく高融点の金属であれば、タングステン以外の金属でも良い。

【0017】ところで、図4の電界電子放出素子のように、平面方向に尖鋭な先端部7aを形成するためには、非常に精度の高い露光やエッチング技術が必要となり、先端部7aの尖鋭な形状を再現性良く形成することは困難であるが、スパッタリング法などを用いた薄膜形成の膜厚制御は高精度で再現性も良い。よって、本実施形態ではエミッタ材料層8の膜厚を制御して、断面内に於いてエミッタ材料層8の端部8aに電界を集中させている。

【0018】ここで、断面内に於いてエミッタ7の端部8aに更に電界を集中させるためには、端部8aの突出量を大きくすれば良いが、端部8aの突出量を大きくしすぎるとエミッタ7の機械的強度が低下するので、その突出量は数10nm以上数100nm以下とするのが望ましい。また、エミッタ材料層8の膜厚を薄くすれば、断面内に於いてエミッタ7の端部8aに更に電界を集中させることができるが、エミッタ材料層8の膜厚を薄くしすぎるとエミッタ材料層8の機械的強度が低下し、製造工程中の超音波洗浄工程などでエミッタ7が破損する可能性があるため、その膜厚は数10nm以上数100nm以下とするのが望ましい。

【0019】ところで、本発明の電界電子放出素子では、複数のエミッタ材料層8と導電性材料層9とを交互に積層してエミッタ7を形成しているので、エミッタ7の機械的強度を増すことができ、製造工程で発生する機械的衝撃に対してエミッタ7が強くなり、エミッタ7の破損等を防止することができる。さらに、エミッタ材料層8を複数層積層しているので、電子を放出するエミッタ部の単位面積当たりの数を増やすことができ、エミッタ7の放出電子量が増加するとともに、各エミッタ7か

ら放出される電子流が平均化され、安定した放出電子電流を得ることができる。

【0020】尚、本実施形態では、エミッタ材料層8を3層、導電性材料層9を2層交互に積層しているが、エミッタ材料層8及び導電性材料層9の層数を限定する趣旨のものではなく、上記以外の層数のものでも良い。

(実施形態2) 実施形態1では、エミッタ7はエミッタ材料層8が3層、導電性材料層9が2層交互に積層された構造となっているが、本実施形態の電界電子放出素子では、図2(b)に示すように、エミッタ7は導電性材料層9を挟んでエミッタ材料層8が上下に1層ずつ積層された構造となっている。ここで、エミッタ材料層8の膜厚は約100nmであるので、端部8aの断面の曲率半径は最大でも略50nm以下となっており、端部8aに電界を集中させることができる。尚、エミッタ7以外の電界電子放出素子の構造は実施形態1と同様であるので、その説明は省略する。

【0021】ところで、図2(a)に示すように、エミッタ7の平面形状は略星形に形成されており、4個の先端部7aが平面方向に鋭く突出し、隙間14を介してゲート電極3の凹部3aと対向している。このように、エミッタ7の先端部7aは平面方向に鋭く突出するとともに、断面方向においても、二層の薄いエミッタ材料層8の端部8aが導電性材料層9から突出した構造となっている。したがって、エミッタ7の平面及び断面内において、先端部7aに電界を集中させることができ、エミッタ7から電子を放出させやすくなっている。

【0022】また、エミッタ7は、電子を放出するエミッタ材料層8を2層積層した構造となっているので、エミッタ材料層8が1層の場合に比べて、電界放出を行うエミッタ部の数を実質的に倍増させたことになり、エミッタ部の数を増やすことによって、各エミッタ7から放出される電子流が平均化され、安定した放出電子電流を得ることができる。

【0023】この電界電子放出素子の製造方法を図3を用いて説明する。まず、図3(a)に示すように、酸化アルミニウム(Al_2O_3)層8が表面にコーティングされた基板1上に、クロムなどからなる金属膜を電子ビーム蒸着等の方法で蒸着してベース電極2を形成する。次に、図3(b)に示すように、ベース電極2上にスパッタリング法などによって、厚さが約1 μm のシリコンからなる支持層13を形成する。そして、支持層13の表面に厚さが約100nmのタングステンからなるエミッタ材料層8を2層、厚さが約200nmのシリコンからなる導電性材料層9を1層、スパッタリング法等を用いて交互に積層する。更に、エミッタ材料層8の表面に厚さが約1.4 μm のアルミニウムからなる剥離層11を積層する。

【0024】そして、図3(c)に示すように、剥離層11の表面にフォトレジスト12を塗布し、フォトマス

7

クを用いてフォトレジスト12を露光し、所望のレジストパターンを形成する。ここでは、図2(a)に示すように、平面方向に突出する4個の尖鋭な先端部7aを有する略星形のレジストパターンを形成している。さらに、図3(d)に示すように、フォトレジスト12を用いて、四塩化ケイ素ガス(SiCl₄)を含むエッチングガスで反応性イオンエッチングを行い、剥離層11を異方性エッチングする。

【0025】そして、図3(e)に示すように、四フッ化炭素ガス(CF₄)を含んだエッチングガスに切り替えて、さらに反応性イオンエッチングを行い、エミッタ材料層8と導電性材料層9及び支持層13をエッチングする。一般に、四フッ化炭素ガスを含むエッチングガスを用いた反応性イオンエッチングでは、酸素ガスの添加量、エッチング時のエッチングガス圧、高周波電力の大きさなどによって、材料の平面方向と断面方向のエッチング速度が異なってくる。また、材料によっても平面方向と断面方向のエッチング速度が異なるので、反応性イオンエッチング時のエッチング条件を調整することによって、導電性材料層9の平面方向のエッチング速度をエミッタ材料層8よりも速く設定して、エミッタ7の断面形状をエミッタ材料層8が導電性材料層9よりも平面方向に突出した形状とすることができる。この時、支持層13はエミッタ材料層8よりも内側にエッチングされている。

【0026】さらに、図3(f)に示すように、剥離層11及び剥離層11以外のベース電極2上に電子ビーム蒸着法を用いて、酸化シリコン及び酸化アルミニウムからなる絶縁層5を約1μm、クロムからなるゲート電極3を約200μmの厚さまで蒸着する。そして、図3(g)に示すように、リン酸を含むアルミニウムエッチャントを用いて、剥離層11上に積層された絶縁層5及びゲート電極3とともにアルミニウムからなる剥離層11を溶解除去してエミッタ7を表面に露出させることができる。

【0027】このように、反応性イオンエッチングを用い、エミッタ材料層8と導電性材料層9の平面方向のエッチング速度の違いを利用して、エミッタ7の断面構造を再現性良く形成することができる。尚、本実施形態では、エミッタ材料層8を2層、導電性材料層9を1層交互に積層したが、エミッタ材料層8及び導電性材料層9の層数を限定する趣旨のものではなく、上記以外の層数のものでも良い。

【0028】また、本実施形態では、エミッタ7の平面形状を略星形として、平面内に突出する4個の先端部7aを形成したが、エミッタ7の平面形状は略星形以外の形状でも良いし、先端部7aの個数は4個以外でも良い。

【0029】

【発明の効果】請求項1の発明は、上述のように、ベー

8

ス電極と、ベース電極上に支持層を介して積層されたエミッタと、ベース電極上に支持層及びエミッタとの間に所定の凹所を設けて積層された絶縁層と、絶縁層上に積層されエミッタと所定の空隙を介して対向するゲート電極とを備え、エミッタが交互に複数層積層されたエミッタ材料層及び導電性材料層からなり、エミッタ材料層が平面方向において導電性材料層よりも突出しており、エミッタ材料層の膜厚を高精度に再現性良く制御することができ、エミッタ材料層の端部に電界を集中させることができるので、電子放出特性を向上させたエミッタを再現性良く形成できるという効果がある。また、エミッタ材料層を複数層積層しているので、電子を放出するエミッタ部の数を増やして、安定した放出電子電流を得ることができ、電界電子放出素子の信頼性を高めることができるという効果もある。さらに、エミッタ材料層を複数層積層することにより、エミッタの機械的強度を増し、エミッタの破損を防止できるという効果もある。

【0030】請求項2の発明は、エミッタ材料層の膜厚を数10nm以上、略100nm以下とし、エミッタ材料層の導電性材料層からの突出量を数10nm以上、数100nm以下としており、エミッタの機械的強度を確保しつつ、エミッタ材料層の膜厚を薄くしてエミッタ材料層の端部に電界を集中させているので、エミッタの破損を防止するとともに、電子放出特性が向上するという効果がある。

【0031】請求項3の発明は、エミッタが、ベース電極と平行な平面内において突出する尖鋭な先端部を備えており、平面方向においてもエミッタ材料層の先端部に電界を集中させることができるので、エミッタの電子放出特性がさらに向上するという効果がある。請求項4の発明は、請求項1記載の電界電子放出素子を製造するにあたり、基板上にベース電極と支持層を積層し、支持層上にエミッタ材料層と、エミッタ材料層と同じエッチングガスでエッチング可能でありエミッタ材料層よりも平面方向のエッチング速度の速い導電性材料層とを交互に複数層積層し、エミッタ材料層及び導電性材料層からなるエミッタ上にマスクパターンを形成して反応性イオンエッチングを行い、エミッタを所望の形状にエッチングしているので、簡単なプロセスで電界電子放出素子を形成できるという効果がある。

【図面の簡単な説明】

【図1】実施形態1の電界電子放出素子を示す断面図である。

【図2】実施形態2の電界電子放出素子を示し、(a)は平面図、(b)は同図(a)のA-A線断面図である。

【図3】同上の電界電子放出素子の製造方法を示し、(a)～(g)は各工程の断面図である。

【図4】従来の電界電子放出素子を示し、(a)は要部平面図、(b)は同図(a)のA-A線断面図、(c)

は平面図である。

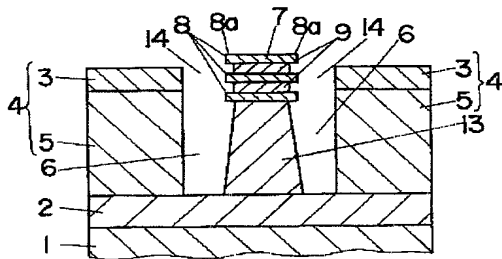
【図 5】 同上の電界電子放出素子の製造方法を示し、
(a) ~ (g) は各工程の断面図である。

【符号の説明】

- 3 ゲート電極
7 エミッタ

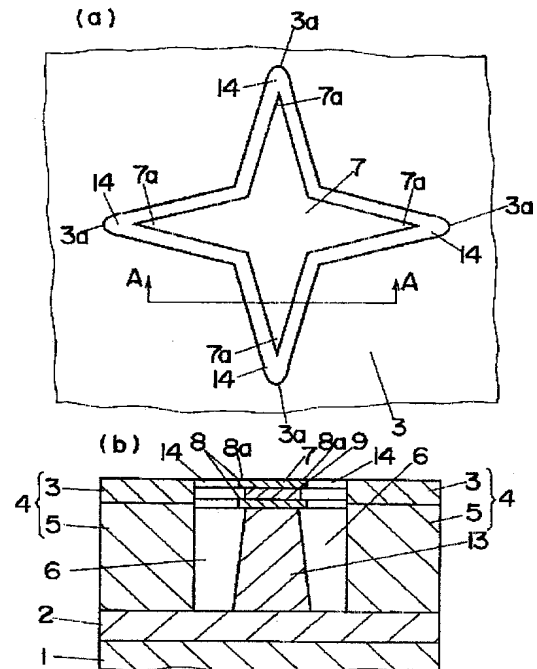
- 8 エミッタ材料層
8 a 端部
9 導電性材料層
13 支持層
14 隙間

【図 1】

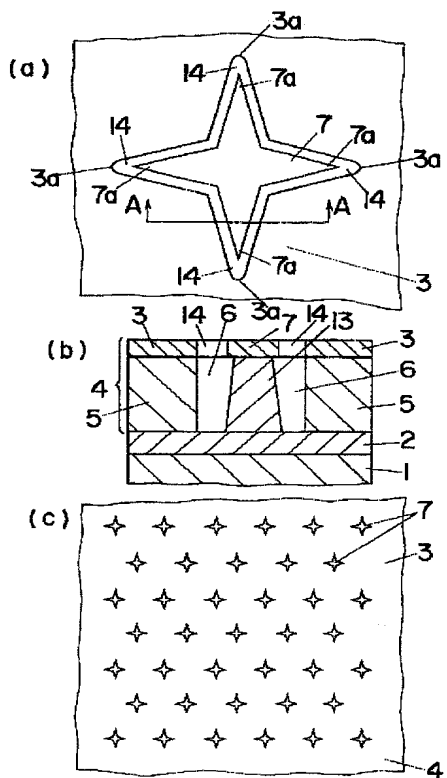


- 3 ゲート電極
7 エミッタ
8 エミッタ材料層
8 a 端部
9 導電性材料層
13 支持層
14 隙間

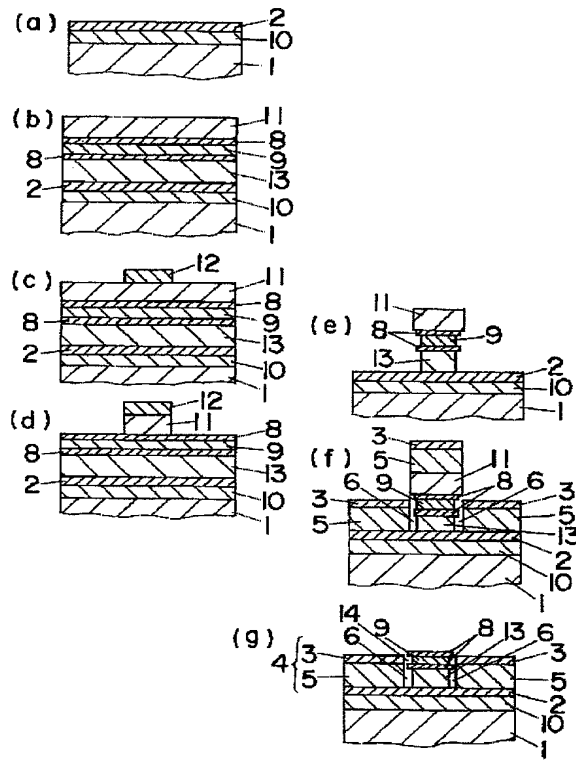
【図 2】



【図 4】



【図3】



【図5】

